

(12)

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-319408

(43)Date of publication of application : 12.12.1997

(51)Int.Cl.

G05B 15/02

G06F 9/46

G06F 11/30

(21)Application number : 08-135539

(71)Applicant : KEYENCE CORP

(22)Date of filing : 29.05.1996

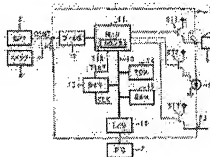
(72)Inventor : YUGUCHI TASUKU

(54) INTERRUPT SIGNAL MONITOR CIRCUIT AND PROGRAMMABLE CONTROLLER

(57)Abstract:

PROBLEM TO BE SOLVED: To avoid a generation of trouble and to reduce the burden on a controller by setting a prescribed time as one cycle and generating an alarm when interrupt signals are frequently generated during that time.

SOLUTION: While a programmable controller 1 is operated as usual, a timer 13 always counts the number of pulses of a basic clock CLK and every time that value reaches a set value, a timer interrupt signal TINT is generated and applied to an MPU 11. Unless an external interrupt signal OINT is inputted from a sensor 3 or a switch 4 during one cycle in which this timer interrupt signal TINT is generated, the generation of timer interrupt signal TINT is repeated. When the external interrupt signal OINT is generated and inputted to the MPU 11 during this cycle, a counted value CV of a counter 110 is increased for '1'. When the timer interrupt signal TINT is inputted, first of all, the MPU 11 reads out the count value CV of the counter 110 and compares it with a set value SV stored in a RAM 15 and at the time of CV \geq SV, the MPU 11 performs warning processing, for example.



12

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-319408

(43) 公開日 平成9年(1997)12月12日

(51) Int.Cl.*	識別記号	庁内整理番号	P I	技術表示箇所
G 0 5 B 15/02		0360-3H	G 0 5 B 15/02	W
G 0 6 F 9/46	3 1 1		G 0 6 F 9/46	3 1 1 Z
11/30	3 0 5		11/30	3 0 5 F

審査請求 未請求 請求項の数2 O L (全5頁)

(21) 出願番号 特願平8-135539

(22) 出願日 平成8年(1996)5月29日

(71) 出願人 000129253

株式会社キーンエス

大阪府大阪市東淀川区東中島1丁目3番14号

(72) 発明者 湯口 翼

大阪府大阪市東淀川区東中島1丁目3番14号 株式会社キーンエス内

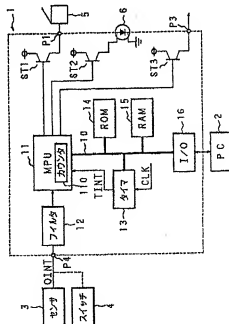
(74) 代理人 弁護士 河野 登夫

(54) 【発明の名称】 割込信号監視回路及びプログラマブルコントローラ

(57) 【要約】

【課題】 従来のプログラマブルコントローラ等の装置では、同一の割込信号が頻繁に入力されると、マイクロプロセッサは割込処理に忙殺されてメインプログラムを処理する時間が不足し、正常な制御が行えなくなる虞が生じる。また、割込信号が多発する場合には、その発生源においてたとえば故障、接触不良、不適切な感度設定または設定感度からの逸脱等の事態が生じている場合が多く、重大なトラブルの誘因になるという課題がある。

【解決手段】 外部割込信号OINTの発生回数を計数するカウンタ110と、所定時間の計時を反復するタイマ13と、タイマ13により所定時間が計時される都度、タイマ13の計数値が所定値に達している場合は警報を発生するMPU 11とを備えている。



(2)

特開平9-319408

1

【特許請求の範囲】

【請求項1】 割込信号の入力により対応する処理を実行する装置の割込信号監視回路において、前記割込信号の発生回数を計数する計数手段と、所定時間の計時を反復する計時手段と、前記計時手段により所定時間が計時される都度、前記計数手段の計数値を所定値と比較する手段と、前記計数手段の計数値が前記所定値に達している場合に所定の処理を実行する制御手段とを備えたことを特徴とする割込信号監視回路。

【請求項2】 割込信号の入力により対応する処理を実行するプログラマブルコントローラにおいて、前記割込信号の発生回数を計数する計数手段と、所定時間を設定する設定手段と、前記設定手段により設定された所定時間の計時を反復する計時手段と、前記計時手段により所定時間が計時される都度、前記計数手段の計数値を所定値と比較する手段と、前記計数手段の計数値が前記所定値に達している場合に所定の処理を実行する制御手段とを備えたことを特徴とするプログラマブルコントローラ。

【発明の詳細な説明】

【発明の属する技術分野】 本発明は割込信号監視回路及びそれを内蔵したプログラマブルコントローラに関する。

【0002】

【従来の技術】 従来、マイクロプロセッサを制御中核とするプログラマブルコントローラ等の装置においては、センサの出力信号、スイッチのオン/オフ信号等を割込信号として入力し、それをトリガとして装置が何らかの割込処理を行なうように構成されている。たとえば、プログラマブルコントローラでは、センサからの割込信号により何らかのアクチュエータを駆動する制御信号を出力するような処理が行なわれる。

【0003】

【発明が解決しようとする課題】 しかし、上述のようなプログラマブルコントローラでは、同一の割込信号が頻繁に入力されると、マイクロプロセッサはその割込処理にのみ時間を割かれて他の処理を実行する時間が不足し、正常な制御が行えなくなる虞が生じる。

【0004】 割込信号の入力ポートには正常な信号のみを通過させる目的で通常はフィルタが備えられているが、そのようなフィルタはいわゆるインパルスの除去には有効ではあるが、正常な信号が頻繁に入力された場合にはそれらの全ての入力を許してしまう。

【0005】 割込信号が多発する場合の原因としては、その発生源であるセンサ、スイッチの故障、接触不良、設定感度からの逸脱等の事態が生じているか、または不適切な感度設定が行なわれている場合が多い。従って、

2

そのような割込信号が多発する状態を放置した場合、またはプログラマブルコントローラ側で無視するような処理を行なった場合には、その制御対象のアクチュエータが暴走して設備の破壊、作業員の負傷等の事態を生じたり、異常状態が長時間にわたって放置されてより重大な障害が発生したりする虞がある。

【0006】 本発明はこのような事情に鑑みてなされたものであり、割込信号の入力が頻発する場合にその状態を検出し、適宜の警報を発生することによりトラブルの発生を回避すると共に、適宜の対策を迅速に施すことを可能として制御装置の負担を軽減し得る割込信号監視回路及びプログラマブルコントローラの提供を目的とする。

【0007】

【課題を解決するための手段】 本発明に係る割込信号監視回路及びプログラマブルコントローラは、割込信号の発生回数を計数する計数手段と、所定時間の計時を反復する計時手段と、計時手段により所定時間が計時される都度、計数手段の計数値を所定値と比較する手段と、計数手段の計数値が所定値に達している場合に所定の処理を実行する制御手段とを備えたことを特徴とする。

【0008】 このような本発明の割込信号監視回路及びそれを内蔵したプログラマブルコントローラでは、計時手段により計時される所定時間を一周期としてその間にある程度以上に割込信号が頻繁に入力した場合にその状態を異常発生として所定の処理、たとえば警報出力、アクチュエータの動作禁止等の処理が実行される。そして、警報出力に対応して適宜の処置を迅速にとることが可能になるので、割込処理の多発による装置の負担が軽減される。

【0009】

【発明の実施の形態】 以下、本発明をその実施の形態を示す図面に基いて詳述する。図1は本発明に係る割込信号監視回路を内蔵したプログラマブルコントローラの一構成例を示すブロック図である。

【0010】 図1において、参照符号1はプログラマブルコントローラを示しており、外部にセンサ3、スイッチ4、プーザ5等と共に、このプログラマブルコントローラ1にシークエンスプログラム（ラダープログラム）をロードするためのパーソナルコンピュータ（PC）2が接続されている。なお、参照符号6はプログラマブルコントローラ1の表示用LEDである。

【0011】 プログラマブルコントローラ1内には、制御中核であるMPU 11と、これにバス10で接続されたタイマ13、ROM 14、RAM 15、上述のパーソナルコンピュータ2とのインタフェース(I/O)16等が備えられている。なお、参照符号110はMPU 11に内蔵されているカウンタである。

【0012】 ROM 14にはこのプログラマブルコントローラの基本プログラム（オペレーティングシステム等）が

50

(3)

特開平9-319408

3

格納されている。RAM 15にはこのプログラマブルコントローラの動作手順を記述したラダープログラムが格納される他、そのWPU 11による実行に際して発生する種々のデータが一時的に記憶される。

【0013】 パーソナルコンピュータ2は、プログラマブルコントローラ1のアプリケーションソフトウェアであるラダープログラムのロード、カウンタ110及びタイマ13の設定値もこのパーソナルコンピュータ2に数値を入力することにより設定される。

【0014】 タイマ13はプリセットタイプであり、プログラマブルコントローラ1の所定周波数の基本クロックCLKの計数を行ない、その結果が設定値に達するとタイマ割込信号TINTを発生してWPU 11に与える。即ち、タイマ13の設定値はタイマ割込信号TINTの発生周期を規定する。このタイマ割込信号TINTが入力されることにより、WPU 11は所定の割込処理を実行する。なお、タイマ13の設定値は、上述のようにパーソナルコンピュータ2への入力数値が設定される。

【0015】 センサ3、スイッチ4等は、このプログラマブルコントローラ1により制御される制御対象に関する直接、間接の情報を得るために接続されており、プログラマブルコントローラ1の割込入力端子P4に対して外部割込信号OINTを入力する。この割込入力端子P4に入力された外部割込信号OINTは入力フィルタ12で平滑化されてWPU 11の入力ポートP4に入力される。この外部割込信号OINTが入力されることにより、WPU 11は所定の割込処理を実行する。

【0016】 プログラマブルコントローラ1は複数の出力ポートを有しており、それらの内のP1にはプザー5が接続されている。プザー5、LED 6はWPU 11による種々の警報、表示に使用される。プザー5はWPU 11からの信号出力によりスイッチングトランジスタST1がオンすることにより点灯し、LED 6はWPU 11からの信号出力によりスイッチングトランジスタST2がオンすることにより点灯する。なお、出力ポートP3はアクチュエータへの制御信号を出力するポートである。

【0017】 次に、上述のような構成の本発明に係る割込信号監視回路を内蔵したプログラマブルコントローラのWPU 11による制御手順について、図2のフローチャートを参照して以下に説明する。

【0018】 プログラマブルコントローラ1には予めパーソナルコンピュータ2からラダープログラム及び種々の設定値がロードされてRAM 15に格納されているものとする。そして、パーソナルコンピュータ2からの指示、またはスイッチ4のオン操作等によりプログラマブルコントローラ1が起動すると、WPU 11はオペレーティングシステムに従って、RAM 15に格納されているラダープログラムを実行する。

【0019】 プログラマブルコントローラ1が通常の動作を行なっている間は、タイマ13は常時基本クロックCL

4

Kのバース数を計数しており、その計数値が設定値に達する都度、換言すれば所定時間が経過する都度、タイマ割込信号TINTを発生してWPU 11に与える（ステップS11）。このタイマ割込信号TINTが発生する一周期の間にセンサ3、スイッチ4等からの外部割込信号OINTが入力されなければ、タイマ割込信号TINTの発生が反復される。

【0020】 タイマ割込信号TINTの一周期の間にセンサ3、スイッチ4等からの外部割込信号OINTが発生して入力フィルタ12を経由してWPU 11に入力されると（ステップS12）、カウンタ110のカウント値CVが"1"インクリメントされる（ステップS13）。これと同時に、WPU 11は外部割込信号OINTに対応して予め定められている割込処理を実行する（ステップS14）。

【0021】 タイマ割込信号TINTが発生した場合のWPU 11による処理は以下の如くである。タイマ割込信号TINTが入力すると、WPU 11はまずカウンタ110のカウント値CVを読み出してRAM 15に記憶されている設定値（以下、カウンタ設定値と言う）SVと比較する（ステップS15）。このステップS15での比較処理の結果、「CV≧SV」でなければ、即ちタイマ割込信号TINTの一周期の間の外部割込信号OINTの入力回数がカウンタ設定値SVより少ない場合は、WPU 11はカウンタ110のカウント値CVを"0"クリアし（ステップS17）、次のタイマ割込信号TINTの入力を待機する状態になる（ステップS11）。

【0022】 一方、ステップS15での比較処理の結果、「CV≧SV」である場合、即ちタイマ割込信号TINTの一周期の間の外部割込信号OINTの入力回数がカウンタ設定値SVに等しいかまたはそれより多い場合は、WPU 11は所定の処理、たとえば警報出力を行なう（ステップS16）。

【0023】 この警報出力としては種々の具体例が可能であるが、たとえばスイッチングトランジスタST1をオンする信号を出力することによるプザー5の鳴動、スイッチングトランジスタST2をオンする信号を出力することによるLED 6の点灯等が可能であり、更に図1には示されていないが、画像の表示、音声（合成音声、警報音素等）による警報アナウンス等を単独で、または組み合わせて利用することが可能である。また、WPU 11が所定の信号を出力してインタフェイス16からパーソナルコンピュータ2へ転送することにより、パーソナルコンピュータ2に対して警報を出力することも可能である。この場合、パーソナルコンピュータ2は適宜の警報発生及びアクチュエータの動作停止、場合によってはシステム全体の停止等の処理を実行して安全性を確保することも可能になる。

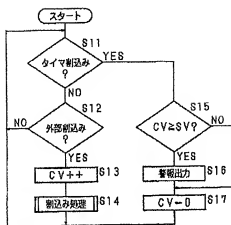
【0024】 このような警報出力の後、WPU 11はカウンタ110のカウント値CVを"0"クリアし（ステップS17）、次のタイマ割込信号TINTの入力を待機する状態になる（ステップS11）。

【0025】 なお、上述の実施の形態においては、上位システムとしてのパーソナルコンピュータ2によりプロ

(5)

特開平9-319408

【図2】



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-319408

(43) 公開日 平成 9 年(1997)12 月 12 日

(51) Int.Cl. ⁶	類別記号	序内整理番号	F I	技術表示箇所
G 0 5 B 15/02		0300—3H	G 0 5 B 15/02	W
G 0 6 F 9/46	3 1 1		G 0 6 F 9/46	3 1 1 Z
	11/30	3 0 5	11/30	3 0 5 F

審査請求 未請求 請求項の数2 O.L (全 5 頁)

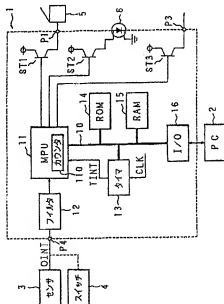
(21) 出願番号	特願平8-135539	(71) 出願人	000129253 株式会社キーエンス
(22) 出願日	平成8年(1996)5月29日	(72) 発明者	大阪府大阪市東淀川区東中島1丁目3番14号 坂口 翼
		(74) 代理人	大阪府大阪市東淀川区東中島1丁目3番14号 株式会社キーエンス内 弁理士 河野 宣夫

(54)【発明の名称】 割込信号監視回路及びプログラマブルコントローラ

(57) 【要約】

【課題】従来のプログラマブルコントローラ等の装置では、同一の判定信号が頻りに入力されると、マイクロプロセッサは判定処理に忙殺されてメインプログラムを処理する時間が不足し、正常な制御が行えなくなる虞が生じる。また、判定信号が多発する場合には、その発生頻度においてたとえ低感度、接触不良、不適切な感度設定または設定感度からの逸脱等の事態が生じている場合が多く、重大なトラブルの誘因になるという課題がある。

【解決手段】 外部割込信号OINTの発生回数を計数するカウンタ110と、所定時間の計時を反復するタイマ13と、タイマ13により所定時間が計時される都度、タイマ13の計数値が所定値に達している場合は警報を発生するCPU11とを備えている。



Net 12

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention]This invention relates to the programmable controller which contained an interrupt signal supervisory circuit and it.

[0002]

[Description of the Prior Art]It is constituted so that the output signal of a sensor, the ON-and-OFF signal of a switch, etc. may be inputted as an interrupt signal and equipment may perform a certain interrupt processing by making it into a trigger conventionally in equipment, such as a programmable controller which uses a microprocessor as a control center. For example, in a programmable controller, processing which outputs the control signal which drives a certain actuator with the interrupt signal from a sensor is performed.

[0003]

[Problem to be solved by the invention]However, in the above programmable controllers, if the same interrupt signal is inputted frequently, a microprocessor will run short of time to spare time only for the interrupt processing and perform other processings, and a possibility that it may become impossible to perform normal control will produce it.

[0004]The input port of the interrupt signal is usually equipped with the filter in order to pass only a normal signal, but although such a filter is effective in the so-called removal of an impulse, when a normal signal is inputted frequently, all those inputs will be allowed.

[0005]As a cause in case interrupt signals occur frequently, the situations which are the source of release, such as deviation from failure of a sensor and a switch, loose connection, and setting sensitivity, have arisen, or unsuitable sensitivity setting out is performed in many cases. Therefore, when the state where such interrupt signals occur frequently is neglected, or when processing which is disregarded by the programmable controller side is performed. An actuator of the controlled object hangs up and there is a possibility that the situations, such as

destruction of equipment and authorized personnel's injury, are produced, or an abnormal condition may be neglected over a long time and a more serious obstacle may occur.

[0006] Avoid generating of a trouble by making this invention in view of such a situation, detecting the state, when an input of an interrupt signal occurs frequently, and generating a proper alarm, and. It aims at offer of an interrupt signal supervisory circuit and a programmable controller which make it possible to take proper measures promptly and can ease a burden of a control device.

[0007]

[Means for solving problem] This invention is characterized by an interrupt signal supervisory circuit and a programmable controller comprising the following.

A counting means which calculates generating frequency of an interrupt signal.

a time check which repeats a time check of predetermined time -- a means.

a time check -- a means [enumerated data / of a counting means / specified value / whenever predetermined time is clocked by a means].

A control means which performs predetermined processing when enumerated data of a counting means have reached a specified value.

[0008] In a programmable controller which contained an interrupt signal supervisory circuit of such this invention, and it. a time check -- when it carries out a round-predetermined time clocked by means term and an interrupt signal inputs above frequently to some extent between them, processing against predetermined processing, for example, an alarm output, and operation of an actuator etc. is performed by considering the state as an abnormal occurrence. And since it becomes possible to take proper measures promptly corresponding to an alarm output, a burden of equipment by frequent occurrence of interrupt processing is eased.

[0009]

[Mode for carrying out the invention] Hereafter, this invention is explained in full detail based on Drawings in which the embodiment is shown. Drawing 1 is a block diagram showing an example of 1 composition of a programmable controller which contained an interrupt signal supervisory circuit concerning this invention.

[0010] In drawing 1, the reference mark 1 shows a programmable controller and outside with the sensor 3, the switch 4, and buzzer 5 grade. The personal computer (PC) 2 for loading a sequence program (ladder program) is connected to this programmable controller 1. The reference mark 6 is LED for a display of the programmable controller 1.

[0011] In the programmable controller 1, it has the interface (I/O) 16 etc. of MPU 11 which is a control center, and timer [which was connected to this by bus 10] 13, and ROM 14, RAM 15 and the above-mentioned personal computer 2. The reference mark 110 is a counter built in MPU 11.

[0012]Base programs (operating system etc.) of this programmable controller are stored in ROM 14. A ladder program which described operation procedures of this programmable controller is stored in RAM 15, and also various data by which it is generated on the occasion of execution by that MPU 11 is stored temporarily.

[0013]The personal computer 2 is set up when a preset value of loading of a ladder program, the counter 110, and the timer 13 which is the application software of the programmable controller 1 also inputs a numerical value into this personal computer 2.

[0014]The timer 13 is a preset type, if the basic clock CLK of predetermined frequency of the programmable controller 1 is calculated and the result reaches a preset value, will generate the timer-interruption signal TINT and will give it to MPU 11. That is, a preset value of the timer 13 specifies a generation cycle of the timer-interruption signal TINT. By inputting this timer-interruption signal TINT, MPU 11 performs predetermined interrupt processing. As for a preset value of the timer 13, an input numerical value to the personal computer 2 is set up as mentioned above.

[0015]It is connected in order to acquire the directly indirect information about the controlled object controlled by this programmable controller 1, and the sensor 3 and switch 4 grade input the external-interruption signal OINT to the interruption input terminal P4 of the programmable controller 1. The external-interruption signal OINT inputted into this interruption input terminal P4 is smoothed with the input filter 12, and is inputted into the input port P4 of MPU 11. By inputting this external-interruption signal OINT, MPU 11 performs predetermined interrupt processing.

[0016]The programmable controller 1 has two or more output ports, and the buzzer 5 is connected to P1 of them. Buzzer 5 and LED 6 is used for various alarms by MPU 11, and a display. When one [with the signal output from MPU 11 / switching transistor ST1], singing of the buzzer 5 is carried out, and when one [with the signal output from MPU 11 / switching transistor ST2], it turns on LED 6. The output port P3 is a port which outputs the control signal to an actuator.

[0017]Next, the control procedure by MPU 11 of the programmable controller which contained the interrupt signal supervisory circuit concerning this invention of the above composition is explained below with reference to the flow chart of drawing 2.

[0018]A ladder program and various preset values shall be beforehand loaded to the programmable controller 1 from the personal computer 2, and it shall be stored in RAM 15. And if the programmable controller 1 starts by the directions from the personal computer 2, or the ON operation of the switch 4, MPU 11 will execute the ladder program stored in RAM 15 according to an operating system.

[0019]While the programmable controller 1 is performing the usual operation, which generates the timer-interruption signal TINT and is given to MPU11 whenever predetermined time will

pass, if the timer 13 is put in another way whenever it has always calculated the pulse number of the basic clock CLK and the enumerated data reach a preset value (Step S11). If the external-interruption signal OINT from the sensor 3 and switch 4 grade is not inputted between round terms which this timer-interruption signal TINT generates, generating of the timer-interruption signal TINT is repeated.

[0020]When the external-interruption signal OINT from the sensor 3 and switch 4 grade occurs between round terms of the timer-interruption signal TINT and it is inputted into MPU 11 via the input filter 12, (Step S12), counted value valve flow coefficient of the counter 110 -- "1" -- (Step S13) to ***** which performs interrupt processing as which it can come, simultaneously MPU 11 is beforehand determined corresponding to the external-interruption signal OINT (Step S14).

[0021]Processing by MPU 11 when the timer-interruption signal TINT occurs is as the following. In comparison with preset value (henceforth counter set value) SV which MPU 11 reads counted value valve flow coefficient of the counter 110 first, and is memorized by RAM 15 if the timer-interruption signal TINT inputs (Step S15). If it is not "valve flow coefficient >= SV" as a result of comparison processing in this step S15, Namely, when there is less input frequency of the external-interruption signal OINT during a round term of the timer-interruption signal TINT than counter set value SV, MPU 11 -- counted value valve flow coefficient of the counter 110 -- "0" -- (Step S11) which will be in the state of clearing and standing by an input of (Step S17) and the following timer-interruption signal TINT.

[0022]When it is "valve flow coefficient >= SV" on the other hand as a result of comparison processing in Step S15, Namely, which input frequency of the external-interruption signal OINT during a round term of the timer-interruption signal TINT is equal to counter set value SV, or performs processing predetermined in MPU 11, for example, an alarm output, when more than it (Step S16).

[0023]Although various examples are possible as this alarm output, For example, lighting etc. of LED 6 by outputting singing of the buzzer 5 by outputting a signal [one / a signal / switching transistor ST1], and a signal [one / a signal / switching transistor ST2] are possible, Although not shown in drawing 1, they are a display of a picture, and a sound. (synthesized speech, warning sound comfort, etc.) It is possible to be independent, or to combine an alarm announcement etc. to depend, and to use them. When MPU 11 outputs a predetermined signal and transmits to the personal computer 2 from the interface 16, it is also possible to output an alarm to the personal computer 2. In this case, it also becomes possible for the personal computer 2 to perform processing of a stop of the whole system, etc. depending on a proper alarm occurrence and an operation stop of an actuator, and the case, and to secure safety.

[0024]after [such an alarm output] and MPU 11 -- counted value valve flow coefficient of the

counter 110 -- "0" -- (Step S11) which will be in the state of clearing and standing by an input of (Step S17) and the following timer-interruption signal TINT.

[0025] In an above-mentioned embodiment, although it has composition by which the programmable controller 1 is controlled by the personal computer 2 as a host system, composition which is controlled by a handicap controller etc. is also possible.

[0026] In an above-mentioned embodiment, although a case where an interrupt signal supervisory circuit of this invention was applied to a programmable controller was shown, it cannot be overemphasized that this invention can be applied to various systems which used a microprocessor as a control center.

[0027]

[Effect of the Invention] according to the interrupt signal supervisory circuit which starts this invention as explained in full detail above -- a time check, since an alarm will occur if it carries out a round-predetermined time clocked by means term and an interrupt signal occurs frequently above to some extent in the meantime, Also when the situations, such as failure, loose connection, unsuitable sensitivity setting out, or deviation from setting sensitivity, have arisen in the source of release of an interrupt signal, it is not necessary to result in a serious trouble. And when proper measures are taken corresponding to an alarm output, the burden by frequent occurrence of interrupt processing is eased.

[Translation done.]